

MENU

SEARCH

INDEX

JAPANESE

BACK

2 / 2

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-078178

(43)Date of publication of application : 21.04.1986

(51)Int.Cl.

H01L 33/00
H01S 3/096

(21)Application number : 59-200204

(71)Applicant : NEC CORP

(22)Date of filing : 25.09.1984

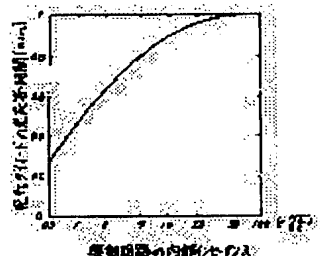
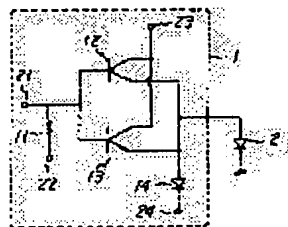
(72)Inventor : SUZUKI AKIRA

(54) DRIVING SYSTEM OF SEMICONDUCTOR LIGHT-EMITTING ELEMENT

(57)Abstract:

PURPOSE: To compensate the delay of the response time of a semiconductor light-emitting element due to the life of minority carriers stably with high accuracy by making a specific relationship to hold between the driving currents of the semiconductor light-emitting element and the internal impedance of a driving circuit driving the semiconductor light-emitting element.

CONSTITUTION: A relationship of $\bar{Z} < 10KT/\delta I$ holds between the driving currents I of a semiconductor element and the integral impedance Z of a driving circuit driving the semiconductor element when δ represents charge element quantity, K a Boltzmann constant and T an operation absolute temperature. The driving circuit I is designed so as to satisfy the conditions of the relationship and sufficiently lower internal impedance. When the driving currents of a light-emitting diode 2 to be driven are decided to be 50mA, the internal impedance of the driving circuit I reaches 0.5Ω. Accordingly, optical response time of 460psec is obtained in the light-emitting diode 2 when parasitic resistance parasitized in series with an active layer takes a value which can be ignored, and optical response time of 620psec is acquired when there is parasitic resistance of 1 Ω, thus largely improving response characteristics.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

⑫ 公開特許公報(A)

昭61-78178

⑪ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)4月21日

H 01 L 33/00
H 01 S 3/0966666-5F
7377-5F

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 半導体発光素子駆動方式

⑯ 特 願 昭59-200204

⑰ 出 願 昭59(1984)9月25日

⑱ 発 明 者 鈴木 明 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
 ⑳ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

半導体発光素子駆動方式

2. 特許請求の範囲

半導体素子の駆動電流 I と、前記半導体素子を駆動する駆動回路の内部インピーダンス Z との間、 δ を電荷量、 K をボルツマン定数、 T を動作絶対温度としたとき、

$$|Z| < \frac{10KT}{\delta \cdot I}$$

なる関係式が成立することを特徴とする半導体発光素子駆動方式。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は光ファイバ通信用半導体発光素子の駆動方式の改良に関する。

(従来技術とその問題点)

Ⅲ-V族化合物半導体の多層構造から成る半導体

レーザ素子、発光ダイオードなどの半導体発光素子は、小消費電力で高出力、高速度変調可能といった特徴を有しているため光ファイバ通信において広く実用に供されている。これら半導体発光素子においては、活性層に注入された少数キャリアのキャリア寿命が、その応答速度を定める物理的要因の一つとなっている。このため、例えば鈴木等により昭和58年度電子通信学会総合全国大会予稿集、論文番号921、4-7頁に発表された論文「1.3 μ m 帯 LED の 500 Mb/s 変調特性」に示されているように、半導体発光素子と駆動回路との間に駆動波形整形回路を付加することにより、少数キャリア寿命による応答の時間遅れを補償するといった手段がとられている。しかしながら、このような発光素子と駆動回路の間に付加した駆動波形整形回路により半導体発光素子の応答を補償する方式では、複雑な回路調整を必要とすると共に、半導体発光素子自体の動作インピーダンスが駆動電流値により大きく変化する著しい非線形を有するため、特に大振幅変調時において十分な

応答補償効果が得られないといった欠点を有していた。

(発明の目的)

本発明の目的は、このような欠点を除去し、少数キャリア寿命による半導体発光素子の応答時間遅れを、安定にかつ高い精度で補償することを可能にする半導体発光素子の駆動方式を提供することにある。

(発明の構成)

本発明の半導体発光素子の駆動方式の構成は、半導体発光素子の駆動電流 I と、前記半導体発光素子を駆動する駆動回路の内部インピーダンス Z の間に

$$|Z| < \frac{10KT}{\delta I}$$

(但し、 δ は電気素数、 K はボルツマン定数、 T は動作絶対温度)なる関係式が成立することを特徴とする。

(実施例)

次に図面を参照して本発明を詳細に説明する。

第1図は本発明の一実施例の回路図である。本

実施例は、抵抗11、トランジスタ12、13、ダイオード14から構成され、発光ダイオード2を駆動するものである。これらトランジスタ12、13は、利得帯域幅積が10GHz、ベース拡がり抵抗が5Ωのバイポーラトランジスタ、抵抗11は10Ωのベースバイアス抵抗である。また、ダイオード14は、発光ダイオード2とは異なる電流が流れるようにダイオード・バイアス端子24によりバイアスされた高速ショットキダイオードである。トランジスタ12、13は、コレクタバイアス端子23およびベースバイアス端子22から各々適当なバイアス電圧が加えられており、また入力端子21には立上り100psec程度のパルス電流が低インピーダンスで加えられている。そして、抵抗11、トランジスタ12、13、ダイオード14により低インピーダンスの駆動回路1が構成されている。なお、発光ダイオード2は光通信用のものであり、50Ω系パルス駆動で光応答の立上りが1nsecのものである。

本発明は、半導体発光素子のキャリア注入の特

性を発光素子の応答高速化に応用したものである。すなわち、半導体発光素子において活性層内の注入キャリアの振動はキャリアの拡散方程式に従うが、キャリアの分布の傾きが注入電流に対応し、キャリア寿命が発光素子端子電圧に対応する。従って、半導体発光素子を電流注入により制御した場合、その光応答速度は注入キャリアのキャリア寿命で決まるが、素子の端子電圧で制御した場合、その光応答速度は活性層内の注入キャリアの走行時間で決まる。半導体発光素子を電圧源駆動すれば、キャリア寿命よりはるかに短い光応答時間が得られるが、半導体発光素子自体のインピーダンスがかなり低いので、駆動回路の内部インピーダンスも低くする必要がある。

第2図は第1図の駆動回路の内部インピーダンスと発光ダイオードの光応答時間との関係を示すグラフであり、パラメータ $\frac{KT}{\delta I}$ (K はボルツマン定数、 T は動作絶対温度、 δ は電気素数、 I は動作電流)で規格化して理論的に解析した結果を示したものである。このグラフによれば、駆動回路

の内部インピーダンス Z が

$$|Z| < \frac{10KT}{\delta I} \quad \dots \dots (1)$$

なる関係式を満たせば、発光ダイオードの光応答時間は大幅に短縮されることがわかる。

本実施例において、駆動回路1は、(1)式の条件を満たすように、内部インピーダンスが十分に低くなるように設計されたものである。駆動すべき発光ダイオード2の駆動電流を50mAとした時、この駆動回路1の内部インピーダンスは0.5Ωとなる。従って、発光ダイオード2に、活性層に直列に寄生する寄生抵抗が無視できる値であれば、光応答時間460psecが得られ、また1Ωの寄生抵抗があつたとしても光応答時間620psecが得られるため、応答特性が大幅に改善される。このように本発明によれば、回路調整を全く必要とせず、かつ任意の動作水準で大幅に光応答時間を短縮することができる。

なお、本実施例において示された各回路定数は、これらの値に限定される必要はなく、トランジスタ12、13もバイポーラトランジスタに限らず、

電界効果トランジスタであってもよい。また発光ダイオード2の代りに半導体レーザ素子であってもよい。

(発明の効果)

以上詳述したように、本発明によれば、半導体発光素子の駆動電流 I と、前記半導体発光素子を駆動する駆動回路の内部インピーダンス Z の間に、 $|Z| < \frac{1}{\theta} \frac{nKT}{qI}$ なる関係をもたせることにより、半導体発光素子の光応答時間を大幅に短縮した半導体発光素子駆動回路が得られる。

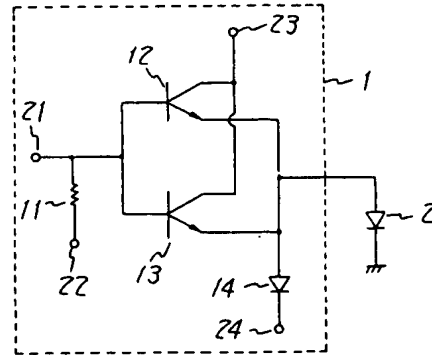
4. 図面の簡単な説明

図1図は本発明の一実施例の回路図、図2図は本実施例の駆動回路の内部インピーダンスと発光ダイオードの光応答時間の関係のグラフである。図中、1は駆動回路、2は発光ダイオード、11は抵抗、12、13はトランジスタ、14はダイオード、21は入力端子、22はベースバイアス端子、23はコレクタバイアス端子、24はダイオードバイアス端子である。

代理人 弁理士 内 原 啓



第1図



第2図

